

Программу составил(и):

Рецензент(ы): *к.т.н, доцент, Цебренько К.Н.*

д.т.н, профессор кафедры информационных систем и программирования КубГТУ, Видовский Л.А.; директор АО «ЮГ-СИСТЕМА ПЛЮС», Глебов О.В.

Рабочая программа дисциплины

Схемотехника ЭВМ

разработана в соответствии с ФГОС ВО:

Федеральный государственный образовательный стандарт высшего образования - бакалавриат по направлению подготовки 09.03.01 Информатика и вычислительная техника (приказ Минобрнауки России от 19.09.2017 г. № 929)

составлена на основании учебного плана:

09.03.01 Информатика и вычислительная техника

утвержденного учёным советом вуза от 17.04.2023 протокол № 9.

Рабочая программа одобрена на заседании кафедры

Кафедра математики и вычислительной техники

Протокол от 11.12.2023 г. № 5

Зав. кафедрой Исикова Наталья Павловна

Согласовано с представителями работодателей на заседании НМС, протокол № 4 от 25.12.2023.

Председатель НМС проф. Павелко Н.Н.

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ (МОДУЛЯ)

- 1.1 Изучение основных процессов и методов построения и проектирования схем дискретных и интегральных элементов, интегральных микросхем, блоков и устройств ЭВМ. Получение практических навыков по разработке и использованию схем различного уровня и интегральных микросхем при проектировании ЭВМ.

Задачи: Подготовить к самостоятельному проектированию и обоснованному использованию аппаратных средств ЭВМ. Дать представление о тенденциях развития цифровой схемотехники, применении перспективных схемотехнических решений построения схем обработки, преобразования, хранения и передачи информации, предельных характеристиках современной цифровой электроники. Изложить методики проектирования сложных цифровых схем на уровне блоков и устройств.

2. МЕСТО ДИСЦИПЛИНЫ (МОДУЛЯ) В СТРУКТУРЕ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ

Цикл (раздел) ОП:	Б1.О
2.1	Требования к предварительной подготовке обучающегося:
2.1.1	Информатика
2.1.2	Дискретная математика
2.1.3	Электротехника
2.1.4	Электроника
2.2	Дисциплины (модули) и практики, для которых освоение данной дисциплины (модуля) необходимо как предшествующее:
2.2.1	Микропроцессорные системы
2.2.2	Учебная практика: Технологическая (проектно-технологическая) практика

**3. ФОРМИРУЕМЫЕ КОМПЕТЕНЦИИ, ИНДИКАТОРЫ ИХ ДОСТИЖЕНИЯ
и планируемые результаты обучения****4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)**

Код занятия	Наименование разделов и тем /вид занятия/	Семестр / Курс	Часов	Компетенции	Литература и эл. ресурсы	Практ. подг.
	Раздел 1. Модуль 1 – Логические функции и элементы					
1.1	Основные положения алгебры логики. Условные обозначения логических функций на схемах. /Лек/	3	1		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
1.2	Основные положения алгебры логики. Условные обозначения логических функций на схемах. /Ср/	3	4		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
1.3	Схемные особенности логических элементов. Диодные элементы «И», «ИЛИ». Транзисторный инвертор. /Лек/	3	1		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
1.4	Схемные особенности логических элементов. Диодные элементы «И», «ИЛИ». Транзисторный инвертор. /Ср/	3	4		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
1.5	Логический элемент транзисторно-транзисторной и эмиттерно-связанной логики /Ср/	3	6		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
1.6	Логические элементы на МОП-транзисторах. Интегрально инжекционная логика. /Ср/	3	6		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
1.7	Тристабильные элементы. Элементы "и - или - не" и расширители. /Ср/	3	6		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
1.8	Минимизация логических функций. Таблица карно. Преобразование к базису "и-не" и "и-или-не" /Ср/	3	4		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
1.9	Временные параметры логических элементов. Переходные процессы в логических схемах /Ср/	3	4		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
	Раздел 2. Модуль 2 – Комбинационные схемы					

2.1	Комбинационные схемы. Системы счисления. Дешифратор /Ср/	4	6		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
2.2	Демultipлексор. Увеличение разрядности дешифраторов и демultipлексоров. /Ср/	4	6		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
2.3	Мultipлексор. Шифратор /Лек/	4	2		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
2.4	Мultipлексор. Шифратор /Лаб/	4	4		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
2.5	Мultipлексор. Шифратор /Ср/	4	10		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
2.6	Преобразователи кода. Сумматоры. Схема сравнения кодов /Лаб/	4	4		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
2.7	Преобразователи кода. Сумматоры. Схема сравнения кодов /Ср/	4	10		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
2.8	Схема контроля четности (нечетности) /Ср/	4	10		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
2.9	Демultipлексор. Увеличение разрядности дешифраторов и демultipлексоров. /Лек/	4	2		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
2.10	Демultipлексор. Увеличение разрядности дешифраторов и демultipлексоров. /Лаб/	4	2		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
	Раздел 3. Модуль 3 – Последовательностные схемы					
3.1	Последовательностные схемы. Асинхронный rs – триггер. Синхронный rs - триггер /Лек/	4	2		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
3.2	Последовательностные схемы. Асинхронный rs – триггер. Синхронный rs - триггер /Лаб/	4	4		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	2
3.3	Последовательностные схемы. Асинхронный rs – триггер. Синхронный rs - триггер /Ср/	4	14		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
3.4	Триггер со статическим управлением. D - триггер с динамическим управлением /Лек/	4	1		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
3.5	Триггер со статическим управлением. D - триггер с динамическим управлением /Лаб/	4	4		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
3.6	Триггер со статическим управлением. D - триггер с динамическим управлением /Ср/	4	10		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
3.7	Универсальный jk-триггер. Т – триггер. Взаимные преобразования триггеров /Лек/	4	2		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
3.8	Универсальный jk-триггер. Т – триггер. Взаимные преобразования триггеров /Лаб/	4	2		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
3.9	Универсальный jk-триггер. Т – триггер. Взаимные преобразования триггеров /Ср/	4	8		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	
3.10	Параллельные и последовательные регистры. Реверсивный регистр сдвига /Лек/	4	1		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8	

3.11	Параллельные и последовательные регистры. Реверсивный регистр сдвига /Лаб/	4	2		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8
3.12	Параллельные и последовательные регистры. Реверсивный регистр сдвига /Ср/	4	16		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8
Раздел 4. Модуль 4 – Преобразователи информации и вычислительные машины					
4.1	Цифроаналоговые преобразователи с матрицей резисторов г-2г. биполярный цап /Лек/	4	1		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8
4.2	Цифроаналоговые преобразователи с матрицей резисторов г-2г. биполярный цап /Ср/	4	11		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8
4.3	Четырехквadrантный цап. Ацп поразрядного уравнивания (последовательных приближений). Ацп параллельного типа /Лек/	4	1		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8
4.4	Четырехквadrантный цап. Ацп поразрядного уравнивания (последовательных приближений). Ацп параллельного типа /Ср/	4	8		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8
4.5	Запоминающие устройства (память). Озу статического типа /Ср/	4	10		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8
4.6	Озу динамического типа. Репрограммируемое пзу. Энергонезависимая память (nvsgam) /Ср/	4	10		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8
4.7	Увеличение количества ячеек памяти. Программируемые цифровые интегральные схемы /Ср/	4	10		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8
4.8	Структурная схема микропроцессора. Регистр флагов. Организация памяти и вычисление адреса. Процессорный блок /Ср/	4	10		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8
4.9	Программируемые большие интегральные схемы. Программируемый периферийный интерфейс (рри). Программируемый интервальный таймер /Ср/	4	10		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8
4.10	Программируемый связной интерфейс. Формат инструкции режима /Ср/	4	10		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8
Раздел 5. Промежуточная аттестация					
5.1	Зачет /КАЭ/	4	0,2		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8
5.2	Экзамен /КАЭ/	4	0,3		Л1.1 Л1.2 Л1.3Л2.1 Л2.2 Л2.3 Л2.4 Л2.5 Э1 Э2 Э3 Э4 Э5 Э6 Э7 Э8

5. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ

5.1. Контрольные вопросы и задания

Примерный перечень вопросов к зачету

1. Основные положения алгебры логики
2. Переключательные функции алгебры логики
3. Условные обозначения логических функций на схемах
4. Способы представления логических функций
5. Логический базис "и-не" и "и-или-не"
6. Диодный элемент «ИЛИ»
7. Диодный элемент «И» (схема совпадения)

8. Транзисторный элемент «НЕ» (инвертор)
9. Логический элемент транзисторно-транзисторной логики
10. Логический элемент эмиттерно-связанной логики
11. Логические элементы на МОП-транзисторах
12. Логические элементы интегральной инжекционной логики
13. Базовый логический элемент
14. Элемент с открытым коллектором
15. Элементы "и - или - не" и расширители
16. Трисквабилные логические элементы
17. Минимизация логических функций
18. Таблица карно как средство минимизации
19. Преобразование логической функции к базису "и-не" и "и-или-не"
20. Временные параметры логических элементов
21. Переходные процессы в логических схемах
22. Классификация и работа дешифраторов
23. Устройство и работа демультиплексора
24. Увеличение разрядности дешифраторов и демультиплексоров
25. Устройство и работа мультиплексора
26. Приоритетный и неприоритетный шифраторы
27. Преобразователи кода
28. Устройство и работа сумматора
29. Схема сравнения кодов (компаратор)
30. Схема контроля четности (нечетности)
31. Арифметико-логические устройства

Примерный перечень вопросов к экзамену

1. Последовательностные схемы - Триггеры
2. Устройство и работа асинхронного rs – триггера
3. Устройство и работа синхронного rs – триггера
4. D - триггер со статическим управлением
5. D - триггер с динамическим управлением
6. Универсальный jk-триггер
7. T - триггер. Взаимные преобразования триггеров
8. Параллельные и последовательные регистры
9. Реверсивный регистр сдвига
10. Синхронный и асинхронный способы загрузки параллельного кода
11. Цап с матрицей резисторов $r-2r$
12. Биполярный цап.
13. Четырехквadrантный цап
14. Ацп поразрядного уравнивания (последовательных приближений)
15. Ацп параллельного типа
16. Запоминающие устройства (память)
17. Оперативное запоминающее устройство статического типа
18. Оперативное запоминающее устройство динамического типа
19. Репрограммируемое постоянное запоминающее устройство (пзу)
20. Однократно программируемые пзу ппзу (prom,otp)
21. Энергонезависимая память (nvsgam)
22. Увеличение разрядности ячейки памяти (слова)
23. Увеличение количества ячеек памяти
24. Программируемые цифровые интегральные схемы
25. Управление логическими схемами от компараторов и операционных усилителей
26. Структурная схема микропроцессора
27. Регистр флагов в микропроцессоре
28. Организация памяти и вычисление адреса
29. Процессорный блок микропроцессора (пб)
30. Микропроцессорная система с тремя шинами
31. Стек микропроцессора
32. Способы ввода-вывода данных в микропроцессорной системе
33. Прямой доступ к памяти (пдп) и транзакции
34. Программируемые большие интегральные схемы

Разработать структурную (и/или функциональную и/или принципиальную) схему блока выполнения арифметических и логических операций над числами A, B, C, D

$$D=A?B?C:$$

1. $D=A*B$
2. $D=A*\max\{B,C\}$
3. $D=A*B*C$
4. $D=A*\min\{B,C\}$
5. $D=A+B$
6. $D=A+\max\{B,C\}$
7. $D= A+\min\{B,C\}$
8. $D=A-B$
9. $D=A-\max\{B,C\}$
10. $D=A*\min\{B,C\}$
11. $D=A*/\sim B/$
12. $D=A/B$
13. $D=A/\max\{B,C\}$
14. $D=A/\min\{B,C\}$
15. $D=A/B*C$
16. $D=A*B$
17. $D=A*\max\{B,C\}$
18. $D=A*B*C$
19. $D=A*\min\{B,C\}$
20. $D=A+B$
21. $D=A+\max\{B,C\}$
22. $D= A+\min\{B,C\}$
23. $D=A-B$
24. $D=A-\max\{B,C\}$
25. $D=A-\min\{B,C\}$
26. $D=A*B-\min\{B,C\}$
27. $D=A*B-\max\{B,C\}$
28. $D=A/B*\min\{B,C\}$
29. $D=A/B*\max\{B,C\}$
30. $D=A+C-\min\{B,C\}$
31. $D=A+C-\max\{B,C\}$
32. $D=A/B*\min\{B,C\}$
33. $D=A*B-\min\{B,C\}$
34. $D=A/B/\min\{B,C\}$
35. $D=A*B*\min\{B,C\}$
36. $D=A+C-\max\{B,C\}$
37. $D=A*\min\{B,C\}+C$
38. $D=A-\min\{B,C\}*C$

Контрольные задания и материалы, необходимые для оценки знаний, умений, навыков:

Тесты для самопроверки:

Тест 1. С КРАТКИМ РЕГЛАМЕНТИРУЕМЫМ ОТВЕТОМ (КРО)) На входы схемы одновременно поступают несколько сигналов. Через какой промежуток времени на выходе гарантированно появится истинное значение логической функции? Задержки сигналов при прохождении через логические элементы приведены в таблице (1нсек=10-9сек). Получите задание и запишите ответ. Пример ответа 34

тзд.р.ИЛИ тзд.р.И тзд.р.ИСКЛ.ИЛИ тзд.р.НЕ

Тест 2. Выберите правильный порядок следования логических элементов. Например: И, ИЛИ, ИСКЛЮЧАЮЩЕЕ ИЛИ.

И, ИЛИ, ИСКЛЮЧАЮЩЕЕ ИЛИ.
ИЛИ, И, ИСКЛЮЧАЮЩЕЕ ИЛИ.
ИЛИ, ИСКЛЮЧАЮЩЕЕ ИЛИ, И.
ИСКЛЮЧАЮЩЕЕ ИЛИ, ИЛИ, И.
И, ИСКЛЮЧАЮЩЕЕ ИЛИ, ИЛИ.

Тест 3. Укажите правильное определение.

1. Функция И равна нулю, если равен нулю только один аргумент.
2. Функция ИЛИ равна нулю, если равен нулю только один аргумент.
3. Функция И равна единице, если равен единице хотя бы один аргумент.
4. Функция И равна нулю, если равен нулю хотя бы один аргумент.
5. Функция ИЛИ равна единице, если равны единице все аргументы.

Тест 4. Какому уравнению соответствует таблица Карно?

$$x_3 \cdot x_2 + \sim x_1 \cdot x_0 + x_3 \cdot \sim x_2$$

$$x_1 \cdot x_0 + \sim x_2 \cdot x_1 + \sim x_0 \cdot \sim x_3$$

$$\sim x_0 \cdot \sim x_2 + \sim x_1 \cdot \sim x_2 + x_3 \cdot \sim x_1$$

$$\sim x_1 \cdot \sim x_0 + x_2 \cdot \sim x_1 + \sim x_3 \cdot \sim x_0$$

$$x_0 \cdot x_1 + x_2 \cdot x_3 + x_3 \cdot \sim x_2$$

Тест 5. Как реализовать монтажное «И»?
используя логический элемент «И»
используя логический элемент «И-НЕ»
при соединении нескольких выходов элементов к линии

Тест 6. С КРАТКИМ РЕГЛАМЕНТИРУЕМЫМ ОТВЕТОМ (КРО) Нажмите на кнопку "ЗАДАНИЕ", преобразуйте НЕХ код в двоичный эквивалент, введите ответ в правое окно и нажмите кнопку "ОТВЕТ ГОТОВ". Например:
ЗАДАНИЕ 5С ОТВЕТ ГОТОВ 01011100

Тест 7. С КРАТКИМ РЕГЛАМЕНТИРУЕМЫМ ОТВЕТОМ (КРО) Внимательно проработайте пример.

А теперь найдите код на выходах $y_7 y_6 \dots y_1 y_0$ при заданных значениях a_2, a_1, a_0 и $OE_3=1, \sim OE_2=0, OE_1=1$. Пример ответа 00010000

Тест 8. С КРАТКИМ РЕГЛАМЕНТИРУЕМЫМ ОТВЕТОМ (КРО) Разберите следующий пример.

ПОЯСНЕНИЯ: Из текста к рисунку видно, что активизирован вход $X_5=1$, следовательно на выходе должен появиться двоичный код 101. ($101(\text{BIN}) = 5(\text{DEC})$).

А теперь найдите код на выходах $y_2 \dots y_1 y_0$ при заданных значениях $x_7 \dots x_1 x_0$. Пример ответа 110

Тест 9. С КРАТКИМ РЕГЛАМЕНТИРУЕМЫМ ОТВЕТОМ (КРО)

ПОЯСНЕНИЯ: Из рисунка видно, что активизированы входы $X_6=1, X_5=1, X_4=1, X_2=1$, следовательно на выходе должен появиться двоичный код 110. (Максимальный номер активного входа = $110(\text{BIN}) = 6(\text{DEC})$).

А теперь найдите код на выходах $y_2 \dots y_1 y_0$ при заданных значениях $x_7 \dots x_1 x_0$. Пример ответа 010

Тест 10. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЁРНУТЫМ) ОТВЕТОМ (СКО)

ПОЯСНЕНИЯ: Из рисунка видно, что мультиплексор имеет инверсный вход разрешения $\sim OE$, и следовательно информация с информационных входов X_i будет передаваться на выход когда $\sim OE=0$, т.е. в первые четыре временных интервала. Отмечаем также, что и выход MUX'a инверсный. Для интервала "1" $A_2, A_1, A_0 = 100(\text{BIN}) = 4(\text{DEC})$, следовательно к выходу будет подключен сигнал $X_4=1$, что после инверсии даст на выходе $Y=0$. Аналогично находим, что в моменты 2,3,4 на выходе будут 111. Далее видим, что выход мультиплексора имеет третье состояние (ромб с поперечной чертой). Для интервалов 5,6 замечаем, что сигнал $\sim OE=1$ и выход Y станет пассивным (для указанной схемы перейдет в третье состояние), поэтому две последние позиции отмечаем буквой z.

Тест 11. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЁРНУТЫМ) ОТВЕТОМ (СКО) Внимательно проработайте пример.

На входы реверсивного счетчика импульсов подаются приведенные внизу последовательности импульсов. Какая шестнадцатиричная цифра будет высвечена на семисегментном индикаторе в момент времени отмеченный знаком + ?

Тест 12. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЁРНУТЫМ) ОТВЕТОМ (СКО) Разберите следующий пример.

Какой десятичный код будет зафиксирован на выходах Q3Q2Q1Q0 счетчика при поступлении на его вход 4 импульсов и начальных значениях на выходах Q3Q2Q1Q0 = 1100 ?

Тест 13. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЁРНУТЫМ) ОТВЕТОМ (СКО)

Два счетчика включены последовательно. Определить десятичный эквивалент выходного кода Q2Q1Q0 второго счетчика. Число импульсов, поступивших на вход С равно 94.

Тест 14. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЁРНУТЫМ) ОТВЕТОМ (СКО)

На входы реверсивного счетчика импульсов подаются приведенные внизу последовательности импульсов. Какая шестнадцатиричная цифра (0..9AbCdEf) будет высвечена на семисегментном индикаторе в момент времени отмеченный знаком + ?Ниже приведены содержимое памяти и рисунок схемы.

АДРЕС: 0 1 2 3 4 5 6 7 8 ...

КОД : 07 39 4f 6f 7d 77 7c 06 07 ...

Тест 15. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЁРНУТЫМ) ОТВЕТОМ (СКО)

На входы цифроаналогового преобразователя поданы следующие сигналы: D3D2D1D0 = 0100, $U_0 = -8v$. Укажите абсолютное значение напряжения на выходе ЦАП.

Пояснения к решению : 1) Вспомним, что $U_{вых} = -(U_0 / 2^n) * D$, где n- число разрядов ЦАП (из условия задачи видно, что $n = 4$). 2) D - десятичный эквивалент двоичного кода на входе ЦАП = 0100(BIN) = 4(DEC).

Тест 16. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЁРНУТЫМ) ОТВЕТОМ (СКО)

Напряжение U_0 цифроаналогового преобразователя равно 16 вольт. Укажите число разрядов n ЦАП, если при увеличении двоичного кода на цифровых входах ЦАП на единицу, $U_{вых}$ изменилось с -1,5в до -1,75в.

Пояснения к решению: 1) Уравнение $U_{вых} = -(U_0/2^n)*D$, где n- число разрядов ЦАП, необходимо решить относительно n при известных D и $U_{вых}$.

Тест 17. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЁРНУТЫМ) ОТВЕТОМ (СКО)

К входам D3D2D1D0 счетчика приложены сигналы 0111. $U_0 = -8v$. Укажите значение напряжения на выходе ЦАП с учетом знака после прихода 3-го импульса на входе С.

Пояснения : 1)Из рисунка видно, что счетчик суммирующий (+1). 2)Сигналом L=1 в счетчик записывается BIN-код = 0111 = 7(DEC). 3)С приходом 3-го счетного импульса код на входе ЦАП станет равным 4)Остается найти напряжение на выходе ЦАП по приведенной ранее формуле (не забыв про знак).

Тест 18. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЁРНУТЫМ) ОТВЕТОМ (СКО)

На вход С счетчика поступило 2 импульса. Вычислите напряжение на выходе униполярного ЦАП в момент времени отмеченный знаком +, с учетом значений на входах Di и временных диаграмм L,C. Внизу рисунка приведено содержимое памяти.

Адрес : 0 1 2 3 4 5 6 7 8 9 a b c d e f

Код : 1 8 e f b 6 9 2 7 c a d 4 0 5 3

Пояснения : 1)Сигналом (L)oad производится загрузка кода Q3Q2Q1Q0 = D3D2D1D0 = 0100(BIN) = 4(DEC). 2)Отмечаем, что счетчик вычитающий (-1), поэтому 2 импульса уменьшат код на его выходах до двух. 3)Из схемы видно, что выход Q0 соединен с входом A1,...,Q2 с A0,.. и.т.д то есть код на входах A3..A0 памяти будет другим (=4). 4)Находим код Y3Y2Y1Y0, соответствующий полученному адресу A3A2A1A0 и преобразуем его в BIN код (b = 1011). 5)Переставляем биты этого кода Y0 -> X2, Y1 -> X3, Y2 -> X0, Y3 -> X1. 6)Полученный код 1110 преобразуем обратно в десятичное число, подставляем в формулу ЦАП и получаем ответ, не забывая про знак.

Тест 19. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЁРНУТЫМ) ОТВЕТОМ (СКО)

Найдите логическую функцию на выходе Y матрицы И,ИЛИ ПЦИС.

Пояснения : По принятым в зарубежной литературе обозначениям пред нами две трехвходовых схемы И выходами, подключенные к двум входам ИЛИ. X - обозначает отсутствие перемычки в данном месте.

Тест 20. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЁРНУТЫМ) ОТВЕТОМ (СКО)

Найдите логическую функцию на выходе Y.

Пояснения: На рисунке показаны только задействованные элементы И в каждой макроячейке. Выходной буфер у каждой макроячейки инвертирующий. Поэтому верхняя матрица И,ИЛИ реализует функцию $Y_i = \sim(\sim b * \sim c * \sim d * \sim e * \sim f * \sim g * \sim h)$. Сигнал Y_i является входным для нижней схемы И, но не поступает на вход верхней, так как соответствующая перемычка разомкнута. Далее продолжите решение самостоятельно. Не забывайте про соотношение двойственности (Де Моргана)!

5.2. Темы письменных работ

Разработать арифметико-логического устройство для сложения (умножения, сравнения) чисел.

Исходным документом для разработки проекта является техническое задание.

Техническое задание на контрольное проектирование.

Разработать структурную, функциональную и принципиальную схемы блока выполнения арифметических и логических операций над числами A, B, C, D

$$D=A?B?C.$$

Время выполнения операций $\leq T_{оп}$.

Тактовая частота работы блока - F_т.

Входная/выходная шина данных (ШД) – раздельная (P) или совмещенная (C), для представления мантиссы отводится 16 разрядов, для представления порядка – 8 разрядов.

Необходимые управляющие сигналы поступают по шине управления (ШУ) извне:

IOR – чтение;

IOW – запись;

AEN – строб сопровождения адреса;

CLK – синхросерия и др.

Обращение к блоку осуществляется по 16-разрядной шине адреса (ША). Четыре старших разряда адреса – адрес проектируемого блока; два младших – адреса внутренних регистров (операндов A, B, C, D).

Привести временную диаграмму работы (ША, ШД, ШУ.)

Рекомендуемая элементная база – ИМС серий КР1533, КР1802.

Таблица 1 – Перечень заданий и тем на контрольную работу

№	Операция	Топ,мкс	Фт,МГц	ШД	ША	Тема работы
1	$D=A*B$ 2	5	C	1XXX	Разработка арифметико-логического устройства для	перемножения чисел
2	$D=A*\max\{B,C\}$	2	5	C	2XXX	Разработка арифметико-логического устройства для
3	$D=A*B*C$	3	5	C	3XXX	Разработка арифметико-логического устройства для
4	$D=A*\min\{B,C\}$	2	5	C	4XXX	Разработка арифметико-логического устройства для
5	$D=A+B$ 8	5	C	5XXX	Разработка арифметико-логического устройства для сложения	чисел
6	$D=A+\max\{B,C\}$	8	5	C	6XXX	Разработка арифметико-логического устройства для
7	$D=A+\min\{B,C\}$	8	5	C	7XXX	Разработка арифметико-логического устройства для
8	$D=A-B$ 8	5	C	8XXX	Разработка арифметико-логического устройства для	вычитания чисел
9	$D=A-\max\{B,C\}$	8	5	C	9XXX	Разработка арифметико-логического устройства для
10	$D=A*\min\{B,C\}$	8	5	C	AXXX	Разработка арифметико-логического устройства для
11	$D=A*/\sim B/$	2	5	C	BXXX	Разработка арифметико-логического устройства для
12	$D=A/B$ 3	5	C	CXXX	Разработка арифметико-логического устройства для деления	чисел
13	$D=A/\max\{B,C\}$	8	5	C	DXXX	Разработка арифметико-логического устройства для
14	$D=A/\min\{B,C\}$	8	5	C	EXXX	Разработка арифметико-логического устройства для
15	$D=A/B*C$ 8	5	C	FXXX	Разработка арифметико-логического устройства для	умножения и деления чисел
16	$D=A*B$ 1,2	5	P	1XXX	Разработка арифметико-логического устройства для	перемножения двух чисел
17	$D=A*\max\{B,C\}$	1,6	5	P	2XXX	Разработка арифметико-логического устройства для
18	$D=A*B*C$	2	5	P	3XXX	Разработка арифметико-логического устройства для
19	$D=A*\min\{B,C\}$	2	5	P	4XXX	Разработка арифметико-логического устройства для
20	$D=A+B$ 4	5	P	5XXX	Разработка арифметико-логического устройства для	суммирования двух чисел
21	$D=A+\max\{B,C\}$	4	5	P	6XXX	Разработка арифметико-логического устройства для
22	$D=A+\min\{B,C\}$	4	5	P	7XXX	Разработка арифметико-логического устройства для
23	$D=A-B$ 4	5	P	8XXX	Разработка арифметико-логического устройства для	вычисления разности чисел
24	$D=A-\max\{B,C\}$	4	5	P	9XXX	Разработка арифметико-логического устройства для
25	$D=A-\min\{B,C\}$	4	5	P	AXXX	Разработка арифметико-логического устройства для
26	$D=A*B-\min\{B,C\}$	8	5	P	AXXX	Разработка арифметико-логического устройства для
27	$D=A*B-\max\{B,C\}$	8	5	P	AXXX	Разработка арифметико-логического устройства для
28	$D=A/B*\min\{B,C\}$	8	5	P	AXXX	Разработка арифметико-логического устройства для
29	$D=A/B*\max\{B,C\}$	8	5	P	AXXX	Разработка арифметико-логического устройства для

30	$D=A+C-\min\{B,C\}$	8	5	P	AXXX	Разработка арифметико-логического устройства для сложения, вычитания и сложения чисел
31	$D=A+C-\max\{B,C\}$	8	5	P	AXXX	Разработка арифметико-логического устройства для сложения, вычитания и сравнения чисел
32	$D=A/B*\min\{B,C\}$	2	5	P	FXXX	Разработка арифметико-логического устройства для сравнения, деления и перемножения чисел
33	$D=A*B-\min\{B,C\}$	8	5	P	AXXX	Разработка арифметико-логического устройства для вычитания, поиска минимума и вычисления произведения чисел
34	$D=A/B/\min\{B,C\}$	4	5	P	AXXX	Разработка арифметико-логического устройства для поиска минимума и вычисления частного чисел
	$D=A*B*\min\{B,C\}$	4	5	P	CXXX	Разработка арифметико-логического устройства для поиска минимума и умножения чисел
36	$D=A+C-\max\{B,C\}$	8	4	C	AXXX	Разработка арифметико-логического устройства для сложения, вычитания и сравнения чисел
37	$D=A*\min\{B,C\}+C$	8	5	P	AXXX	Разработка арифметико-логического устройства для поиска минимума, умножения и сложения чисел
38	$D=A-\min\{B,C\}*C$	8	5	P	AXXX	Разработка арифметико-логического устройства для поиска минимума, умножения и вычитания чисел

3.4 Темы заданий на самостоятельную работу

Одним из эффективных средств контроля знаний студентов заочной формы обучения является отчет о самостоятельной работе, в которой студент должен показать усвоенные им теоретические знания и определенные практические навыки. В соответствии с рабочей программой дисциплины студенты должны выполнить работу в виде реферата, состоящего из двух частей.

Работу рекомендуется выполнять на листах формата А4. На титульном листе следует указать:

- наименование учебной дисциплины – «Схемотехника ЭВМ»;
- направление, курс и номер учебной группы;
- фамилию, имя, отчество и номер зачетной книжки автора;

В начале каждого раздела работы следует привести полную формулировку соответствующего задания. В конце работы помещают библиографический список использованных при выполнении работы литературных и прочих источников.

Каждая страница работы должна иметь небольшие поля для замечаний рецензента. В конце выполненной работы ставится дата и подпись автора.

Излагать материал работы следует с исчерпывающей полнотой в соответствии с полученными вариантами заданий. При этом необходимо соблюдать требования всех действующих стандартов по оформлению текстовых документов, схем, рисунков, таблиц и библиографического списка литературных источников (см. вторую страницу любой книги). Работа предусматривает выполнение студентом двух заданий. Первое и второе задания относятся в основном к теоретическому содержанию учебной дисциплины и требуют ознакомления с соответствующими литературными источниками и прочими информационными материалами. На практические занятия принести диск с файлом разработанного задания.

Законченная и правильно оформленная работа предьявляется на рецензию с обязательной регистрацией на кафедре информационных технологий.

Работа, выполненная неаккуратно, неправильно оформленная или выполненная не для своих вариантов заданий, к рецензии не принимается. При правильно выполненной работе на ней ставится пометка "Допущен к собеседованию", и студент допускается к собеседованию с преподавателем-рецензентом. В противном случае делается пометка "Исправить", и работа возвращается студенту для внесения в нее исправлений в разделе "Работа над ошибками", который следует разместить вслед за последней рецензией преподавателя. Данный раздел также должен завершаться датой и подписью студента. Исправления в уже проверенном материале работы недопустимы.

Во время собеседования с рецензентом студент должен продемонстрировать полное владение материалом своей работы, дать исчерпывающие и точные ответы на все вопросы, касающиеся самостоятельной работы. При положительном итоге собеседования представленная работа студента принимается и выставляются баллы

Выбор номера варианта заданий выполняется по первым буквам фамилии и имени студента (в их паспортной версии) из таблицы 1.

Таблица 1 - Таблица для определения номера варианта индивидуального задания

Первая-буква фамилии студента	Первая буква имени студента
А	А
Б	
В	Г
Д	
Е Ж	З
И	
К	
Л	М Н О
П	Р С
Т	
У	Ф Х
Ц Ч	Ш
Щ	

Э Ю Я							
А Б В	1	2	3	4	5	6	7
Г Д Е Ж	8	9	10	11	12	13	14
З И К Л	15	16	17	18	19	20	21
М Н О П	22	23	24	25	1	2	3
Р С Т У	4	5	6	7	8	9	10
Ф Х Ц Ч	11	12	13	14	15	16	17
Ш, Щ, Э, Ю, Я	18	20	21	22	23	24	25

Вариант 1-го задания выбирается из I части, вариант 2-го – из 2 части.

1 часть

1. Стек микропроцессора
2. Программируемые большие интегральные схемы
3. Т - триггер. Взаимные преобразования триггеров
4. Алгоритмы умножения. Методы ускорения умножения
5. Асинхронный rs – триггер
6. Ацп поразрядного уравнивания (последовательных приближений)
7. Биполярный цап. Четырехквadrантный цап
8. Запоминающие устройства (память)
9. Сумматоры
10. D - триггер с динамическим управлением
11. Микропроцессорная система с тремя шинами
12. Синхронный и асинхронный способы загрузки параллельного кода
13. Однократно программируемые пзу ппу (prom,otp)
14. Организация памяти и вычисление адреса
15. Реверсивный регистр сдвига
16. Т - триггер. Взаимные преобразования триггеров
17. Приоритетный и неприоритетный шифраторы
18. Ацп поразрядного уравнивания (последовательных приближений)
19. Параллельные и последовательные регистры
20. Т - триггер. Взаимные преобразования триггеров
21. Программируемые цифровые интегральные схемы
22. Процессорный блок (пб)
23. Арифметические основы ЭВМ. Алгебраическое сложение/вычитание, деление/умножение.
24. Прямой доступ к памяти (пдп) и транзакции
25. Реверсивный регистр сдвига

2 часть

1. Увеличение количества ячеек памяти
2. Регистр флагов
3. Схема контроля четности (нечетности)
4. Репрограммируемое пзу
5. Синхронный rs – триггер
6. Ацп параллельного типа
7. Последовательные схемы. Триггеры
8. Схема сравнения кодов (компаратор)
9. Синхронный и асинхронный способы загрузки параллельного кода
10. Мультиплексор
11. Способы ввода-вывода
12. Стек микропроцессора
13. Озу статического типа
14. Демультимплексор
15. Структурная схема микропроцессора
16. Асинхронный rs – триггер
17. Увеличение разрядности ячейки памяти (слова)
18. Универсальный jk-триггер
19. Управление логическими схемами от компараторов и операционных усилителей
20. Арифметические операции с числами в обратном коде. Алгоритмы деления/умножения.
21. Цап с матрицей резисторов r-2r
22. Энергонезависимая память (nvram)
23. Дешифратор
24. Запоминающие устройства (память)
25. Ацп параллельного типа

Тесты :

Тест 1.

Как реализовать монтажное «И»?

используя логический элемент «И»

используя логический элемент «И-НЕ»

при соединении нескольких выходов элементов к линии

Тест 2. Выберите правильный порядок следования логических элементов. Например: И, ИЛИ, ИСКЛЮЧАЮЩЕЕ ИЛИ.

И, ИЛИ, ИСКЛЮЧАЮЩЕЕ ИЛИ.

ИЛИ, И, ИСКЛЮЧАЮЩЕЕ ИЛИ.

ИЛИ, ИСКЛЮЧАЮЩЕЕ ИЛИ, И.

ИСКЛЮЧАЮЩЕЕ ИЛИ, ИЛИ, И.

И, ИСКЛЮЧАЮЩЕЕ ИЛИ, ИЛИ.

Тест 3.

С КРАТКИМ РЕГЛАМЕНТИРУЕМЫМ ОТВЕТОМ (КРО)) На входы схемы одновременно поступают несколько сигналов.

Через какой промежуток времени на выходе гарантированно появится истинное значение логической функции? Задержки

сигналов при прохождении через логические элементы приведены в таблице (1нсек=10⁻⁹сек). Получите задание и

запишите ответ. Пример ответа 34

тзд.р.ИЛИ тзд.р.И тзд.р.ИСКЛ.ИЛИ тзд.р.НЕ

Тест 4. Какому уравнению соответствует таблица Карно?

$x_3 \cdot x_2 + \sim x_1 \cdot x_0 + x_3 \cdot \sim x_2$

$x_1 \cdot x_0 + \sim x_2 \cdot x_1 + \sim x_0 \cdot \sim x_3$

$\sim x_0 \cdot \sim x_2 + \sim x_1 \cdot \sim x_2 + x_3 \cdot \sim x_1$

$\sim x_1 \cdot \sim x_0 + x_2 \cdot \sim x_1 + \sim x_3 \cdot \sim x_0$

$x_0 \cdot x_1 + x_2 \cdot x_3 + x_3 \cdot \sim x_2$

Тест 5.

Укажите правильное определение.

1. Функция И равна нулю, если равен нулю только один аргумент.

2. Функция ИЛИ равна нулю, если равен нулю только один аргумент.

3. Функция И равна единице, если равен единице хотя бы один аргумент.

4. Функция И равна нулю, если равен нулю хотя бы один аргумент.

5. Функция ИЛИ равна единице, если равны единице все аргументы.

Тест 6. С КРАТКИМ РЕГЛАМЕНТИРУЕМЫМ ОТВЕТОМ (КРО) Нажмите на кнопку "ЗАДАНИЕ", преобразуйте НЕХ код в двоичный эквивалент, введите ответ в правое окно и нажмите кнопку "ОТВЕТ ГОТОВ". Например:

ЗАДАНИЕ 5С ОТВЕТ ГОТОВ 01011100

Тест 7. С КРАТКИМ РЕГЛАМЕНТИРУЕМЫМ ОТВЕТОМ (КРО) Внимательно проработайте пример.

А теперь найдите код на выходах у7у6..у1у0 при заданных значениях а2,а1,а0 и ОЕ3=1,~ОЕ2=0,ОЕ1=1. Пример ответа 00010000

Тест 8. С КРАТКИМ РЕГЛАМЕНТИРУЕМЫМ ОТВЕТОМ (КРО) Разберите следующий пример.

ПОЯСНЕНИЯ: Из текста к рисунку видно, что активизирован вход Х5=1, следовательно на выходе должен появиться двоичный код 101. (101(BIN) = 5(DEC)).

А теперь найдите код на выходах у2,..у1,у0 при заданных значениях х7,..х1,х0. Пример ответа 110

Тест 9. С КРАТКИМ РЕГЛАМЕНТИРУЕМЫМ ОТВЕТОМ (КРО)

ПОЯСНЕНИЯ: Из рисунка видно, что активизированы входы Х6=1, Х5=1, Х4=1, Х2=1, следовательно на выходе должен появиться двоичный код 110. (Максимальный номер активного входа = 110(BIN) = 6(DEC)).

А теперь найдите код на выходах у2,..у1,у0 при заданных значениях х7,..х1,х0. Пример ответа 010

Тест 10. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЁРНУТЫМ) ОТВЕТОМ (СКО)

ПОЯСНЕНИЯ: Из рисунка видно, что мультиплексор имеет инверсный вход разрешения ~ОЕ, и следовательно информация с информационных входов Х_і будет передаваться на выход когда ~ОЕ=0, т.е. в первые четыре временных интервала.

Отмечаем также, что и выход МUX'a инверсный. Для интервала "1" А2,А1,А0 = 100(BIN) = 4(DEC), следовательно к выходу будет подключен сигнал Х4=1, что после инверсии даст на выходе Y=0. Аналогично находим, что в моменты 2,3,4 на выходе будут 111. Далее видим, что выход мультиплексора имеет третье состояние (ромб с поперечной чертой). Для интервалов 5,6 замечаем, что сигнал ~ОЕ=1 и выход Y станет пассивным (для указанной схемы перейдет в третье состояние), поэтому две последние позиции отмечаем буквой z.

Тест 11. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЁРНУТЫМ) ОТВЕТОМ (СКО) Внимательно проработайте пример.

На входы реверсивного счетчика импульсов подаются приведенные внизу последовательности импульсов. Какая шестнадцатеричная цифра будет высвечена на семисегментном индикаторе в момент времени отмеченный знаком + ?

Тест 12. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЕРНУТЫМ) ОТВЕТОМ (СКО) Разберите следующий пример. Какой десятичный код будет зафиксирован на выходах Q3Q2Q1Q0 счетчика при поступлении на его вход 4 импульсов и начальных значениях на выходах Q3Q2Q1Q0 = 1100 ?

Тест 13. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЕРНУТЫМ) ОТВЕТОМ (СКО)

Два счетчика включены последовательно. Определить десятичный эквивалент выходного кода Q2Q1Q0 второго счетчика. Число импульсов, поступивших на вход С равно 94.

Тест 14. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЕРНУТЫМ) ОТВЕТОМ (СКО)

На входы реверсивного счетчика импульсы подаются приведенные внизу последовательности импульсов. Какая шестнадцатиричная цифра (0..9AbCdEf) будет высвечена на семисегментном индикаторе в момент времени отмеченный знаком + ? Ниже приведены содержимое памяти и рисунок схемы.

АДРЕС: 0 1 2 3 4 5 6 7 8 ...

КОД : 07 39 4f 6f 7d 77 7c 06 07 ...

Тест 15. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЕРНУТЫМ) ОТВЕТОМ (СКО)

На входы цифроаналогового преобразователя поданы следующие сигналы: D3D2D1D0 = 0100, $U_0 = -8v$. Укажите абсолютное значение напряжения на выходе ЦАП.

Пояснения к решению : 1) Вспомним, что $U_{вых} = -(U_0 / 2^n) * D$, где n- число разрядов ЦАП (из условия задачи видно, что $n = 4$). 2) D - десятичный эквивалент двоичного кода на входе ЦАП = 0100(BIN) = 4(DEC).

Тест 16. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЕРНУТЫМ) ОТВЕТОМ (СКО)

Напряжение U_0 цифроаналогового преобразователя равно 16 вольт. Укажите число разрядов n ЦАП, если при увеличении двоичного кода на цифровых входах ЦАП на единицу, $U_{вых}$ изменилось с -1,5в до -1,75в.

Пояснения к решению: 1) Уравнение $U_{вых} = -(U_0/2^n)*D$, где n- число разрядов ЦАП, необходимо решить относительно n при известных D и $U_{вых}$.

Тест 17. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЕРНУТЫМ) ОТВЕТОМ (СКО)

К входам D3D2D1D0 счетчика приложены сигналы 0111. $U_0 = -8v$. Укажите значение напряжения на выходе ЦАП с учетом знака после прихода 3-го импульса на входе С.

Пояснения : 1) Из рисунка видно, что счетчик суммирующий (+1). 2) Сигналом L=1 в счетчик записывается BIN-код = 0111 = 7(DEC). 3) С приходом 3-го счетного импульса код на входе ЦАП станет равным 4) Остается найти напряжение на выходе ЦАП по приведенной ранее формуле (не забыв про знак).

Тест 18. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЕРНУТЫМ) ОТВЕТОМ (СКО)

На вход С счетчика поступило 2 импульса. Вычислите напряжение на выходе униполярного ЦАП в момент времени отмеченный знаком +, с учетом значений на входах Di и временных диаграмм L, С. Внизу рисунка приведено содержимое памяти.

Адрес : 0 1 2 3 4 5 6 7 8 9 a b c d e f

Код : 1 8 e f b 6 9 2 7 c a d 4 0 5 3

Пояснения : 1) Сигналом (L)oad производится загрузка кода Q3Q2Q1Q0 = D3D2D1D0 = 0100(BIN) = 4(DEC). 2) Отмечаем, что счетчик вычитающий (-1), поэтому 2 импульса уменьшат код на его выходах до двух. 3) Из схемы видно, что выход Q0 соединен с входом A1,..., Q2 с A0,.. и.т.д то есть код на входах A3..A0 памяти будет другим (=4). 4) Находим код Y3Y2Y1Y0, соответствующий полученному адресу A3A2A1A0 и преобразуем его в BIN код ($b = 1011$). 5) Переставляем биты этого кода Y0 -> X2, Y1 -> X3, Y2 -> X0, Y3 -> X1. 6) Полученный код 1110 преобразуем обратно в десятичное число, подставляем в формулу ЦАП и получаем ответ, не забывая про знак.

Тест 19. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЕРНУТЫМ) ОТВЕТОМ (СКО)

Найдите логическую функцию на выходе Y матрицы И, ИЛИ ПЦИС.

Пояснения : По принятым в зарубежной литературе обозначениям пред нами две трехвходовых схемы И выходами, подключенные к двум входам ИЛИ. X - обозначает отсутствие переключки в данном месте.

Тест 20. СО СВОБОДНО КОНСТРУИРУЕМЫМ (РАЗВЕРНУТЫМ) ОТВЕТОМ (СКО)

Найдите логическую функцию на выходе Y.

Пояснения: На рисунке показаны только задействованные элементы И в каждой макроячейке. Выходной буфер у каждой макроячейки инвертирующий. Поэтому верхняя матрица И, ИЛИ реализует функцию $Y_i = \sim(\sim b * \sim c * \sim d * \sim e * \sim f * \sim g * \sim h)$. Сигнал Yi является входным для нижней схемы И, но не поступает на вход верхней, так как соответствующая переключка разомкнута. Далее продолжите решение самостоятельно. Не забывайте про соотношение двойственности (Де Моргана)!

5.4. Перечень видов оценочных средств

Задания со свободно конструируемым ответом (СКО) предполагают составление развернутого ответа на теоретический вопрос. Задание с выбором одного варианта ответа (ОВ), в задании данного типа предлагается несколько вариантов ответа, среди которых один верный. Задания со свободно конструируемым ответом (СКО) предполагают составление развернутого ответа, включающего полное решение задачи с пояснениями.

6. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ (МОДУЛЯ)			
6.1. Рекомендуемая литература			
6.1.1. Основная литература			
	Авторы, составители	Заглавие	Издательство, год
Л1.1	Гусев В. Г., Гусев Ю. М.	Электроника и микропроцессорная техника: Учебник	Москва: КноРус, 2022, URL: https://book.ru/book/941129
Л1.2	Фриск В.В., Ловгинов В.В.	Теория электрических цепей, схемотехника телекоммуникационных устройств, радиоприемные устройства систем мобильной связи, радиоприемные устройства систем радиосвязи и радиодоступа: Лабораторный практикум - III на персональном компьютере	Москва: Издательство "СОЛОН-Пресс", 2020, URL: https://znanium.com/catalog/document?id=392278
Л1.3	Черепанов А.К.	Микросхемотехника: Учебник	Москва: ООО "Научно-издательский центр ИНФРА-М", 2023, URL: https://znanium.com/catalog/document?id=416731
6.1.2. Дополнительная литература			
	Авторы, составители	Заглавие	Издательство, год
Л2.1	Палий А.В., Саенко А.В.	Схемотехника электронных средств: Учебное пособие	Ростов-на-Дону: Издательство Южного федерального университета (ЮФУ), 2016, URL: http://znanium.com/catalog/document?id=330014
Л2.2	Постников А.И., Иванов В.И.	Схемотехника ЭВМ: Учебное пособие	Красноярск: Сибирский федеральный университет, 2018, URL: http://znanium.com/catalog/document?id=342124
Л2.3	Комиссаров Ю. А., Бабокин Г. И.	Общая электротехника и электроника: Учебник	Москва: ООО "Научно-издательский центр ИНФРА-М", 2020, URL: http://znanium.com/catalog/document?id=358686
Л2.4	Жежера Н.И.	Микропроцессорные системы автоматизации технологических процессов: Учебное пособие	Вологда: Инфра-Инженерия, 2020, URL: http://znanium.com/catalog/document?id=361664
Л2.5	Гуров В.В.	Микропроцессорные системы: Учебник	Москва: ООО "Научно-издательский центр ИНФРА-М", 2021, URL: http://znanium.com/catalog/document?id=376911
6.2. Электронные учебные издания и электронные образовательные ресурсы			
Э1	Интернет университет информационных технологий ИНТУИТ. - Режим доступа: https://www.intuit.ru/studies/courses		
Э2	Научно-технический журнал «ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ». – Благовещенск: Федеральное государственное бюджетное образовательное учреждение высшего профессионального образования "Амурский государственный университет" . - Режим доступа: https://elibrary.ru/contents.asp?titleid=9793		
Э3	Научно-технический журнал «ЭЛЕКТРОТЕХНИЧЕСКИЕ И КОМПЬЮТЕРНЫЕ СИСТЕМЫ». - Одесса: Odessa National Polytechnic University.. - Режим доступа: https://elibrary.ru/title_about.asp?id=32404		
Э4	Электронная библиотечная система Znanium . - Режим доступа: http://znanium.com		
Э5	Электронная библиотечная система Ibooks. - Режим доступа: http://www.ibooks.ru		
Э6	Электронная библиотечная система BOOK.ru. - Режим доступа: http://www.book.ru		
Э7	Электронные ресурсы Академии ИМСИТ. - Режим доступа: http://eios.imsit.ru/		
Э8	Web-ресурс «Официальный сайт Академии ИМСИТ. - Режим доступа: http://imsit.ru/		
6.3.1. Лицензионное и свободно распространяемое программное обеспечение, в том числе отечественного производства			
6.3.1.1	Windows 10 Pro RUS Операционная система – Windows 10 Pro RUS Подписка Microsoft Imagine Premium – Order №143659 от 12.07.2021		
6.3.1.2	Яндекс Браузер Браузер Яндекс Браузер Лицензионное соглашение на использование программ Яндекс Браузер https://yandex.ru/legal/browser_agreement/		
6.3.1.3	Notepad++. Текстовый редактор Notepad++. Программное обеспечение по лицензии GNU GPL		
6.3.1.4	LibreOffice Офисный пакет LibreOffice Программное обеспечение по лицензии GNU GPL		

6.3.1.5	Micro-Cap Evaluation Система схемотехнического моделирования Demo/Student Version
6.3.1.6	MS Visual Studio Community Edition Среда разработки Microsoft Visual Studio 2022 Программное обеспечение по лицензии GNU GPL
6.3.2. Перечень профессиональных баз данных и информационных справочных систем	
6.3.2.1	Кодекс – Профессиональные справочные системы https://kodeks.ru
6.3.2.2	РОССТАНДАРТ Федеральное агентство по техническому регулированию и метрологии https://www.gost.ru/portal/gost/
6.3.2.3	ИСО Международная организация по стандартизации https://www.iso.org/ru/home.html
6.3.2.4	ABOUT THE UNIFIED MODELING LANGUAGE SPECIFICATION https://www.omg.org/spec/UML
6.3.2.5	ARIS BPM Community https://www.ariscommunity.com
6.3.2.6	Консультант Плюс http://www.consultant.ru
6.3.2.7	Global CIO Официальный портал ИТ-директоров http://www.globalcio.ru

7. МТО (оборудование и технические средства обучения)			
Ауд	Наименование	ПО	Оснащение
301	Помещение для проведения занятий лекционного типа, семинарского типа, курсовых работ (курсовых проектов), групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации.	7-Zip Яндекс Браузер LibreOffice	81 посадочное место, преподавательское место, доска, мультимедийный проектор (infocus), экран, переносной ноутбук
202	Помещение для проведения занятий лекционного типа	7-Zip Яндекс Браузер LibreOffice	70 посадочных мест, преподавательское место, доска, мультимедийный проектор (переносной), переносной ноутбук
114	Помещение для проведения занятий лекционного типа, семинарского типа, курсовых работ (курсовых проектов), групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации, самостоятельной работы.	LibreOffice Inkscape MS Visual Studio Community Edition Blender Gimp IntelliJ IDEA PyCharm Community Edition Eclips Adobe Reader DC MAC OS Big Sure JetBrains PyCharm Community JetBrains DataGrip	20 посадочных мест, рабочее место преподавателя, 15 моноблоков Apple iMac 21,1/Apple M1/RAM 8Гб/Apple SSD AP0256Q/GPU Apple M1/Ethernet 1000BaseT/AirPort Extreme 5 моноблоков Apple iMac 21,1/Apple M1/RAM 16Гб/Apple SSD AP0512Q/GPU Apple M1/Ethernet 1000BaseT/AirPort Extreme 1 сетевой неуправляемый коммутатор DES-1024G 1 Интерактивная панель EliteBoard LR-75UT40i7 1 Ноутбук 15.6 HP 15-ra105ur 1 МФУ Brother DCP-1612WR 1 HP Color LaserJet CP5225
114а	Лаборатория «Компьютерные сети и телекоммуникации». Помещение для проведения занятий лекционного типа, семинарского типа, курсовых	Windows 10 Pro RUS 7-Zip Яндекс Браузер Mozilla Firefox LibreOffice LibreCAD Inkscape Notepad++ 1С:Предприятие 8. Комплект Kaspersky Endpoint Security MS Access 2016	16 посадочных мест, рабочее место преподавателя 16 компьютеров GA-870A-USB3/AMD-Phenom(tm)-II-X4-945/ DDR3-1333-4Гб/SSD Flexis 120Gb/WD5000AAKX/Radeon HD-5800/Realtek PCIe GBE 16 мониторов AOC e2243Fw 21,5” 16 комплектов клавиатура+мышь 1 Коммутатор LincSys SR224G 1 Проектор ViewSonic PJD5232 1 Проекционный экран Luma 1 Шкаф телекоммуникационный 1 ИБП SMART UPS 2000

	работ (курсовых проектов), групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации, самостоятельной работы. Кабинет информатики.	MS Project Pro 2016 MS SQL Server 2019 MS Visio Pro 2016 MS Visual Studio Community Edition Visual Studio Code Blender Gimp Maxima Oracle VM VirtualBox PostgreSQL IntelliJ IDEA PyCharm Community Edition Eclips Adobe Reader DC Arduino Software (IDE) NetBeans IDE ZEAL Klite Mega Codec Pack MS Office Standart 2010 Ramus Educational Micro-Cap Evaluation	3 Коммутатор Cisco Catalyst 2960 1 Концентратор AlterPath 16 port 4 Маршрутизатор Cisco-2800 2 Маршрутизатор Cisco-2811 6 Модуль 2-port 2 Панель коммутационная 12 Шнур V.35 Cable Витая пара, Коннектор RJ-45 2 Инструмент для зачистки кабеля UTP 1 Протяжка кабельная, d=3,5 мм 10 м 1 Тестер МЕГЕОН 40060/Шт. 5 Инструмент для обжима витой пары 5 Тестер кабельный 3 Инструмент для заделки кабеля витая пара тип Krone с крючками 3 Р телефон GrandStream GXP1610 2 Комплект для монтажа СКС (патч-панель 1U kat.5e UTP 24 порта-1 шт., инструмент обжимной для RJ-45 1 шт., инструмент для зачистки кабеля 1 шт., инструмент для разделки контактов - 1 шт., LAN тестер 1 шт.) 2 Роутер Wi-Fi роутер Keenetic 1 Сервер GA-870A-USB3/AMD-Phenom(tm)-II-X4-945/DDR3-1333-4Гб/SSD Flexis 120Gb/WD5000AAKX/Radeon HD-5800/Realtek PCIe GBE
115	Помещение для проведения занятий лекционного типа, семинарского типа, курсовых работ (курсовых проектов), групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации, самостоятельной работы.	Windows 10 Pro RUS 7-Zip Яндекс Браузер Mozilla Firefox LibreOffice LibreCAD Inkscape Notepad++. 1С:Предприятие 8. Комплект Kaspersky Endpoint Security MS Access 2016 MS Project Pro 2016 MS SQL Server 2019 MS SQL Server Management Studio 18.8 MS Visio Pro 2016 MS Visual Studio Community Edition Visual Studio Code Blender Gimp Maxima Oracle VM VirtualBox StarUML V1 PostgreSQL IntelliJ IDEA PyCharm Community Edition Eclips Adobe Reader DC Arduino Software (IDE) NetBeans IDE ZEAL Klite Mega Codec Pack	20 посадочных мест, рабочее место преподавателя 20 компьютеров GA-870A-USB3/AMD-Phenom(tm)-II-X4-945/DDR3-1333-4Гб/ SSD Flexis 120Gb/WD5000AAK/Radeon HD-5800/Atheros AR9287 Wireless 19 мониторов AOC e2243Fw 21,5” 1 монитор Acer V226HQL 21,5” 20 комплектов клавиатура+мышь 1 беспроводная точка доступа TP-Link TL-WA801ND
119	Помещение для проведения занятий лекционного типа, семинарского типа, курсовых работ (курсовых проектов), групповых и	Windows 10 Pro RUS 7-Zip Яндекс Браузер Mozilla Firefox LibreOffice LibreCAD Inkscape Notepad++. 1С:Предприятие 8. Комплект Kaspersky Endpoint Security	20 посадочных мест, рабочее место преподавателя 20 компьютеров H110M-S2-C/INTEL Pentium G4400/DDR4 -2133-4Гб/TOSHIBA HDWD105/Intel HD-510/Atheros AR9287 Wireless 20 мониторов 20 комплектов клавиатура+мышь 1 беспроводная точка доступа TP-Link TL-WA801ND

	индивидуальных консультаций, текущего контроля и промежуточной аттестации, самостоятельной работы.	MS Access 2016 MS Project Pro 2016 MS SQL Server 2019 MS SQL Server Management Studio 18.8 MS Visio Pro 2016 MS Visual Studio Community Edition Visual Studio Code Blender Gimp Maxima Oracle VM VirtualBox StarUML V1 PostgreSQL IntelliJ IDEA PyCharm Community Edition Eclips Adobe Reader DC Embarcadero RAD Studio XE8 Arduino Software (IDE) NetBeans IDE ZEAL ARIS Express AnyLogic Klite Mega Codec Pack MS Office Standart 2007	
302	Помещение для проведения занятий лекционного типа, семинарского типа, курсовых работ (курсовых проектов), групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации.	7-Zip Яндекс Браузер LibreCAD	92 посадочных места, преподавательское место, доска, мультимедийный проектор (infocus in2104), экран, переносной ноутбук
303	Помещение для проведения занятий лекционного типа, семинарского типа, курсовых работ (курсовых проектов), групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации.	7-Zip Яндекс Браузер LibreOffice	79 посадочных мест, преподавательское место, доска, мультимедийный проектор (epson eb-w7), экран, переносной ноутбук
206	Помещение для проведения занятий лекционного типа, семинарского типа, курсовых работ (курсовых	7-Zip Яндекс Браузер LibreOffice	56 посадочных мест, преподавательское место, доска, мультимедийный проектор (переносной), переносной ноутбук

	проектов), групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации.		
212	Кабинет естественнонаучных дисциплин Помещение для проведения занятий лекционного типа, семинарского типа, курсовых работ (курсовых проектов), групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации.	7-Zip Яндекс Браузер LibreOffice	45 посадочных мест, преподавательское место, доска, мультимедийный проектор (переносной), переносной ноутбук Набор "Газовые законы" - 10 шт., Набор "Кристаллизация" - 10 шт., Набор лабораторный "Механика" (расширенный) - 1 шт., Набор лабораторный "Оптика" (расширенный) - 1 шт., Набор лабораторный "Тепловые явления" - 1 шт., Глобус политический 320 мм. - 1 шт., Таблицы "География. Экономическая и социальная география мира (12 таблиц) - 1 компл. Политическая карта мира - 1 шт. Модель-аппликация "Биосинтез белка" – 1 шт. Модель-аппликация "Деление клетки. Митоз и мейоз" – 1 шт. Модель-аппликация "Классификация растений и животных" – 1 шт. Таблица "Возможные пути решения экологических проблем" 700*1000 (винил) – 1 шт. Таблица "Круговорот веществ в биосфере" 700*1000 – 1 шт. Таблица "Потоки энергии и пищевые цепи в биосфере" 700*1000 - 1 шт. Таблицы "Биология 10-11 кл. Эволюционное учение». 10 листов. – 1 компл. Доска для сушки химической посуды - 1 шт. Комплект средств для индивидуальной защиты - 1 компл. Ложка для сжигания веществ - 1 шт. Спиртовка демонстрационная - 1 шт. Бумажные фильтры 12,5 см (100 шт.) - 1 компл. Весы электронные лабораторные (точность 0,01 г) - 1 шт. Набор банок 15 мл для твердых веществ - 3 компл. Набор склянок 30 мл для растворов реактивов - 5 компл. Пробирка ПХ-14 - 50 шт. стакан химический 100 мл со шкалой ПП - 1 шт. Шпатель-ложечка - 3 шт. Штатив для пробирок 10 гнезд (полиэт.) - 4 шт. Банка под реактивы 500 мл полиэтиленовая - 10 шт. Банка под реактивы 500 мл из темного стекла с пробкой - 30 шт. Воронка В-75 ПП - 2 шт. Комплект мерных колб (12 шт.) - 1 компл. Комплект пипеток (9 шт.) - 1 компл. Комплект стаканов пластиковых (15 шт.) - 1 компл. Комплект стаканчиков для взвешивания (бюкс) - 1 компл. Набор склянок для растворов 250 мл. - 1 компл. Пест № 2 - 3 шт. Ступка фарфоровая № 2 - 3 шт. Набор № 16 ВС "Металлы, оксиды" - 1 шт. Набор № 17 С "Нитраты" (малый) - 1 шт. Набор № 4 ОС "Оксиды" - 1 шт. Набор № 6 ОС "Щелочные и щелочноземельные металлы" - 1 шт. Набор № 10 ОС "Сульфаты. Сульфиты. Сульфиды" - 1 шт. Таблица "Периодическая система хим. элементов Д.И. Менделеева" - 1 шт. Таблица "Правила техники безопасности при работе в химическом кабинете" - 1 шт. Таблицы "Основы химических знаний. Правила проведения лабораторных работ" - 1 шт. Таблица "Электрохимический ряд напряжений металлов" -

			1 шт. Бумага индикаторная универсальная - 1 компл.
210	Помещение для проведения занятий лекционного типа	7-Zip Яндекс Браузер LibreOffice	40 посадочных мест, преподавательское место, доска, мультимедийный проектор (переносной), переносной ноутбук
113	Лаборатория «Автоматизированное проектирование микропроцессорных систем». Помещение для проведения занятий лекционного типа, семинарского типа, курсовых работ (курсовых проектов), групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации, самостоятельной работы.	Windows 10 Pro RUS 7-Zip Яндекс Браузер Mozilla Firefox LibreOffice LibreCAD Inkscape Notepad++ 1С:Предприятие 8. Комплект Kaspersky Endpoint Security MS Access 2016 MS Project Pro 2016 MS SQL Server 2019 MS SQL Server Management Studio 18.8 MS Visio Pro 2016 MS Visual Studio Community Edition Visual Studio Code Blender Gimp Maxima Oracle VM VirtualBox PostgreSQL IntelliJ IDEA PyCharm Community Edition Eclipse Adobe Reader DC Diptrace Ramus Educational Micro-Cap Evaluation	20 посадочных мест, рабочее место преподавателя 20 компьютеров P55-UD3/INTEL-i5-750/DDR3-1333-8Гб/SSD Flexis 120Gb /WD3200AAKS/Radeon HD-4600/DWL-G520 Wireles 20 мониторов Acer V193W-19” 20 комплектов клавиатура+мышь 1 коммутатор неуправляемый DES-1024D 1 беспроводная точка доступа DWL-3200AP 3 Комплект оборудования Arduino 5 учебных комплектов SDK 1.1s 1 МФУ HP LJ M1212nf MFP 12 Инструмент для сборки ПК (отвертка ph-1, плоскогубцы 150 мм, термопаста 2гр., Антистатический браслет, стяжки 150 мм)
225	Помещение для проведения занятий лекционного типа	7-Zip Яндекс Браузер LibreOffice	24 посадочных мест, преподавательское место, доска, мультимедийный проектор (переносной), переносной ноутбук
227	Помещение для проведения занятий лекционного типа, семинарского типа, курсовых работ (курсовых проектов), групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации.	7-Zip Яндекс Браузер LibreOffice	24 посадочных мест, преподавательское место, доска, мультимедийный проектор (переносной), переносной ноутбук
230	Помещение для проведения занятий лекционного типа	7-Zip Яндекс Браузер LibreOffice	27 посадочных мест, преподавательское место, доска, мультимедийный проектор (переносной), переносной ноутбук
232	Помещение для проведения занятий лекционного типа, семинарского	7-Zip Яндекс Браузер LibreOffice	32 посадочных места, преподавательское место, доска, мультимедийный проектор (epson eb-w7), экран, переносной ноутбук

	типа, курсовых работ (курсовых проектов), групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации.		
236	Помещение для проведения занятий лекционного типа, семинарского типа, курсовых работ (курсовых проектов), групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации.	7-Zip Яндекс Браузер LibreOffice	34 посадочных места, преподавательское место, доска, мультимедийный проектор (переносной), переносной ноутбук
237	Помещение для проведения занятий лекционного типа, семинарского типа, курсовых работ (курсовых проектов), групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации.	7-Zip Яндекс Браузер LibreOffice	43 посадочных места, преподавательское место, доска, мультимедийный проектор (переносной), переносной ноутбук

8. МЕТОДИЧЕСКИЕ УКАЗАНИЯ ДЛЯ ОБУЧАЮЩИХСЯ ПО ОСВОЕНИЮ ДИСЦИПЛИНЫ (МОДУЛЯ)

В соответствии с требованиями ФГОС ВО по направлению подготовки реализация компетентного подхода предусматривает использование в учебном процессе активных и интерактивных форм проведения занятий (разбор конкретных задач, проведение блиц-опросов, исследовательские работы) в сочетании с внеаудиторной работой с целью формирования и развития профессиональных навыков обучающихся.

Лекционные занятия дополняются ПЗ и различными формами СРС с учебной и научной литературой. В процессе такой работы студенты приобретают навыки «глубокого чтения» - анализа и интерпретации текстов по методологии и методике дисциплины.

Учебный материал по дисциплине «Высокопроизводительные вычислительные системы», разделен на логически завершенные части (модули), после изучения, которых предусматривается аттестация в форме письменных тестов, контрольных работ.

Работы оцениваются в баллах, сумма которых дает рейтинг каждого обучающегося. В баллах оцениваются не только знания и навыки обучающихся, но и их творческие возможности: активность, неординарность решений поставленных проблем. Каждый модуль учебной дисциплины включает обязательные виды работ – лекции, ПЗ, различные виды СРС (выполнение домашних заданий по решению задач, подготовка к лекциям и практическим занятиям).

Форма текущего контроля знаний – работа студента на практическом занятии, опрос. Форма промежуточных аттестаций – контрольная работа в аудитории, домашняя работа. Итоговая форма контроля знаний по модулям – контрольная работа с задачами по материалу модуля.

Методические указания по выполнению всех видов учебной работы размещены в электронной образовательной среде академии.

Методические указания и материалы по видам учебных занятий по дисциплине:

Вид учебных занятий, работ - Организация деятельности обучающегося

Лекция - Написание конспекта лекций: кратко, схематично, последовательно фиксировать основные положения, выводы, формулировки, обобщения, отмечать важные мысли, выделять ключевые слова, термины. Проверка

терминов, понятий с помощью энциклопедий, словарей, справочников с выписыванием толкований в тетрадь. Обозначить вопросы, термины, материал, который вызывает трудности, попытаться найти ответ в рекомендуемой литературе, если самостоятельно не удаётся разобраться в материале, необходимо сформулировать вопрос и задать преподавателю на консультации, на практическом занятии.

Практические занятия - Конспектирование источников. Работа с конспектом лекций, подготовка ответов к контрольным вопросам, просмотр рекомендуемой литературы, работа с текстом. Выполнение практических задач в инструментальных средах. Выполнение проектов. Решение расчётно-графических заданий, решение задач по алгоритму и др.

Самостоятельная работа - Знакомство с основной и дополнительной литературой, включая справочные издания, зарубежные источники, конспект основных положений, терминов, сведений, требующихся для запоминания и являющихся основополагающими в этой теме. Составление аннотаций к прочитанным литературным источникам и др.

9. МЕТОДИЧЕСКИЕ УКАЗАНИЯ ОБУЧАЮЩИМСЯ ПО ВЫПОЛНЕНИЮ САМОСТОЯТЕЛЬНОЙ РАБОТЫ

Основными задачами самостоятельной работы студентов, являются: во-первых, продолжение изучения дисциплины в домашних условиях по программе, предложенной преподавателем; во-вторых, привитие студентам интереса к технической и математической литературе, инженерному делу. Изучение и изложение информации, полученной в результате изучения научной литературы и практических материалов, предполагает развитие у студентов как владения навыками устной речи, так и способностей к четкому письменному изложению материала.

Основной формой контроля за самостоятельной работой студентов являются практические занятия, а также еженедельные консультации преподавателя.

Практические занятия – наиболее подходящее место для формирования умения применять полученные знания в практической деятельности.

При подготовке к практическим занятиям следует соблюдать систематичность и последовательность в работе. Необходимо сначала внимательно ознакомиться с содержанием плана практических занятий. Затем, найти в учебной литературе соответствующие разделы и прочитать их. Осваивать изучаемый материал следует по частям. После изучения какой-либо темы или ее отдельных разделов необходимо полученные знания привести в систему, связать воедино весь проработанный материал.

При подведении итогов самостоятельной работы преподавателем основное внимание должно уделяться разбору и оценке лучших работ, анализу недостатков. По предложению преподавателя студент может изложить содержание выполненной им письменной работы на практических занятиях